

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-251455
 (43)Date of publication of application : 28. 09. 1993

(51)Int. CI.

H01L 21/321

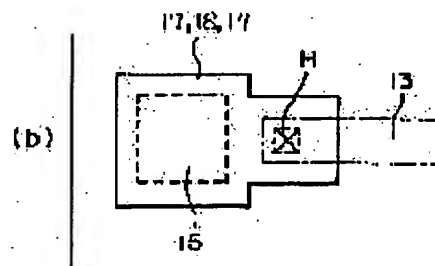
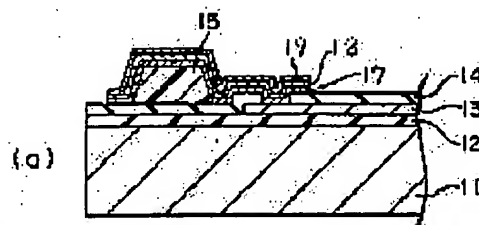
(21)Application number : 04-047154 (71)Applicant : TOSHIBA CORP
 (22)Date of filing : 04. 03. 1992 (72)Inventor : TAKEI SAKAE

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To keep uniform the height of a bump and ensures excellent electrical characteristic by forming an insulated projected area at the surface of semiconductor substrate on which an element region and wirings are formed and then forming a metal film as a bump covering the projected area and electrically connecting the wirings.

CONSTITUTION: This semiconductor device forms an aluminium wiring layer 13 on a silicon substrate 11 via a silicon oxide film 12 as an insulating film and thereafter forms a silicon oxide film 14 as a protection film. A through hole H is opened, a projection 15 consisting of a polyimide film is formed and a conductive film of the three-layer structure of a barrier layer 17, copper layer 18 and a metal layer 19 is formed from the upper layer of this projection 15 to the through hole H. By electrical connection with the aluminium wiring layer 13, a conductive film of the three-layer structure covering the projection 15 is used as a bump. Thereby, the height of bump is made uniform and good electrical characteristic can be maintained.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998, 2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-251455

(43) 公開日 平成5年(1993)9月28日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/321		9168-4M 9168-4M	H 0 1 L 21/92	T C

審査請求 未請求 請求項の数3(全 4 頁)

(21) 出願番号 特願平4-47154

(22) 出願日 平成4年(1992)3月4日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 武居 栄

神奈川県川崎市幸区小向東芝町 1 株式
会社東芝総合研究所内

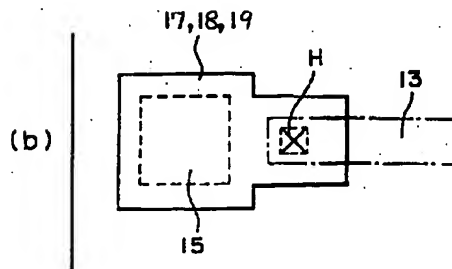
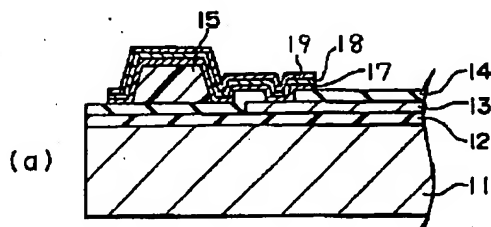
(74) 代理人 弁理士 木村 高久

(54) 【発明の名称】 半導体装置

(57) 【要約】 (修正有)

【目的】 本発明は、パンプの高さが均一でかつ電気的特性の良好な半導体装置を提供することを目的とする。

【構成】 本発明では、素子領域および配線14の形成された半導体基板11表面に突出するように絶縁性の突起部15を形成し、この突起部15を覆うと共に配線14に電気的に接続するようにパンプとしての金属膜17、18、19を形成している。



3

後に形成することができるため、配線パターンのパターニング精度を低下させることもない。

【0014】製造に際しては、例えば、素子領域および配線の形成された半導体基板上に保護膜を形成し、この保護膜上に半導体基板表面に突出するように絶縁性の突起部を形成したのちこの保護膜にスルーホールを形成し、突起を覆うとともにスルーホールを介して配線に電気的に接続するように、パンプとなる金属膜パターンを形成する等の方法をとる。

【0015】

【実施例】以下、本発明の実施例について図面を参照しつつ詳細に説明する。

【0016】図1(a)および(b)は、本発明実施例の半導体装置を示す図である。

【0017】この半導体装置は、シリコン基板11上に絶縁膜としての酸化シリコン膜12を介してA1配線層13を形成した後、保護膜としての酸化シリコン膜14を形成し、これにスルーホールHを開口し、さらにポリイミド膜からなる突起15を形成し、この突起15の上層からスルーホールHにかけてバリア層17と銅層18と金属19との3層構造の導体膜を形成し、A1配線層13との電気的接続を行うことにより、この突起15上を覆う3層構造の導体膜をパンプとして用いるようにしたことを特徴とするものである。

【0018】すなわち、この構造ではパンプとなる突起15の下地は、シリコン基板11上に形成された酸化シリコン膜12と保護膜としての酸化シリコン膜14とであり、3層膜のパターンはこの突起15を覆うとともにスルーホールH内に露呈するA1配線層13上を覆うように形成されている。

【0019】次にこの半導体装置の製造方法について説明する。

【0020】まず、所望の素子領域の形成されたシリコン基板11上に絶縁膜としての酸化シリコン膜12を形成しさらにスパッタリング法によりA1薄膜を形成しフォトリソグラフィを用いてこれをパターニングしA1配線層13を形成する。

【0021】さらに、図2(a)に示すようにCVD法により保護膜としての酸化シリコン膜14を形成し、フォトリソグラフィによりスルーホールHを開口する。

【0022】この後、図2(b)に示すように、ポリイミド膜をスピンコート法によって膜厚6 μ mとなるように塗布し、フォトリソグラフィによってレジストマスクを形成し、ヒドラジンによってレジストマスクから露呈する領域を選択的に除去し、ポリイミド膜からなる突起15を形成する。

【0023】そしてさらに、膜厚0.5 μ mのチタン薄膜17と膜厚0.5 μ mの銅薄膜18と膜厚1 μ mの金薄膜19をスパッタリング法により堆積し、フォトリソグラフィによりこれら3層膜をパターニングし、この突

4

起15の上層からスルーホールHにかけてバリア層17と銅層18と金属19との3層構造の導体膜を形成し、A1配線層13との電気的接続を行い、図1(a)および(b)に示した半導体装置が完成する。

【0024】このようにして、この突起15上を覆う3層構造の導体膜によって形成されたパンプをもつパンプ付き半導体装置が得られる。

【0025】このパンプをリードフレームあるいはフィルムキャリアの所定のインナーリードに直接ボンディングを行うことにより、電気的接続を行い、樹脂封止をおこなって実装がなされる。

【0026】この構造ではパンプとなる突起15はポリイミド膜で形成されており、シリコンを用いた場合のようなリーク発生のおそれはない。またこの構造ではA1配線層の形成後に突起を形成すれば良いため、配線パターンの精度を低下させることもない。

【0027】ここで、突起の高さは6 μ m(5~10 μ m程度)であるが、導体膜のパターニングに際し、写真蝕刻法で用いるフォトレジスト膜を突起部の周辺で均一に塗布するのは困難であるが、数十 μ m程度の比較的大きな形状のパンプであるため、加工上の不都合は少ない。

【0028】なお、前記実施例で突起の形成にポリイミドを用いたのは、均一な膜厚を得ることができること、および下地との密着性が良好であること、300℃以上の耐熱性を有し、後続の導体膜の形成時における熱に耐え得るという点である。しかしながら、このような均一な膜厚を得ることができること、下地との密着性が良好であること、後続の導体膜の形成時における熱に耐え得ることという条件を満たすものであれば、酸化シリコン膜等他の絶縁膜を用いても良い。この場合は突起形成のためのフォトリソグラフィ工程を別に設ける必要がある。またポリイミドの場合、感光材料を添加することにより容易に感光性を持たせることができる。すなわち感光性材料を添加したポリイミド膜をスピンコート法によって膜厚6 μ mとなるように塗布し、マスクを介して露光し潜像を形成し、ヒドラジンによって現像し、ポリイミド膜からなる突起15を形成するようにしてもよい。

【0029】また、前記実施例ではパンプはA1配線層の形成されていない領域に形成したが、図3に示すように、A1配線層13の上に重なるように形成しても良い。この場合は特別にパンプ形成領域を必要としないため、装置の大型化を防ぐことができる。さらにこの場合、保護膜14上ではなく直接A1配線層13の上にポリイミド膜からなる突起15を形成してもよいことはいうまでもない。

【0030】また、図4に示すように保護膜の形成に先立ちパンプ15上からA1配線層13にかけて導体膜を形成し、この上層に保護膜14を形成するようにしても

よい。また保護膜を省略してもよい。

【0031】また、3層膜からなる導体膜については基板との密着性、導電性、リードフレームとの接続性を満足するものであればよいことはいうまでもない。

【0032】

【発明の効果】以上説明してきたように、本発明によれば、高さが均一なバンプを有し、電気的特性を良好に維持することのできる半導体装置を得ることができる。

【図面の簡単な説明】

【図1】本発明実施例の半導体装置を示す図

【図2】本発明実施例の半導体装置の製造工程図

【図3】本発明の他の実施例の半導体装置を示す図

【図4】本発明の他の実施例の半導体装置を示す図

【図5】従来例の半導体装置を示す図

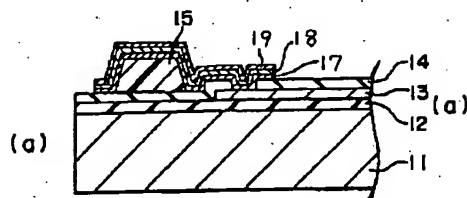
【図6】従来例の半導体装置を示す図

【符号の説明】

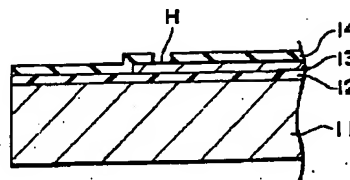
1 シリコン基板

- 2 絶縁膜
- 3 Al配線層
- 4 保護膜
- 5 めっき層 (バンプ)
- 6 シリコン突起部
- 7 Ti層
- 8 Cu層
- 9 Au層
- 11 シリコン基板
- 12 酸化シリコン膜
- 13 Al配線層
- 14 保護膜
- 15 突起 (ポリイミド膜)
- 17 Ti層
- 18 Cu層
- 19 Au層

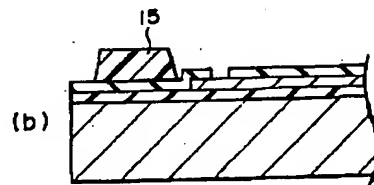
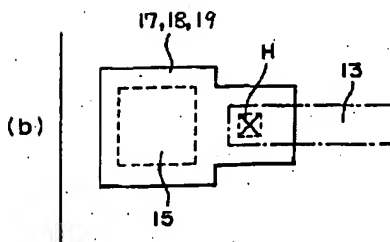
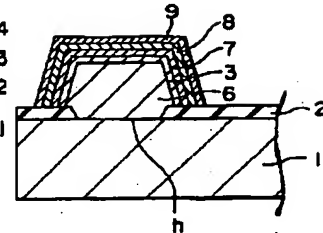
【図1】



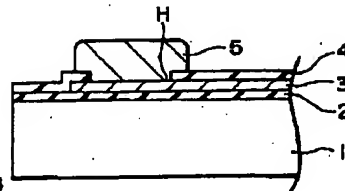
【図2】



【図6】

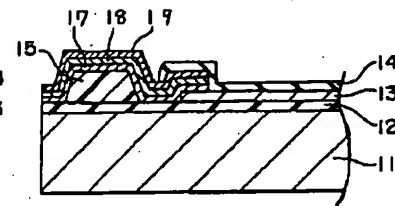
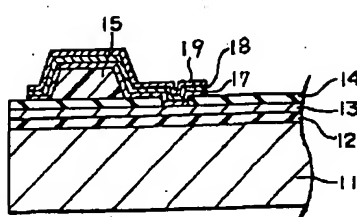


【図5】



【図3】

【図4】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.